



Allegato A

SCHEDA PER BANDO DI SELEZIONE PUBBLICA PER TITOLI E COLLOQUIO PER IL CONFERIMENTO DI __ ASSEGNO DI RICERCA (EX ART 22 L 240/2010)

Tipologia di assegno	ASSEGNO DI RICERCA lettera b)
Dipartimento	DIISM – Dip. Ingegneria dell’Informazione e Scienze Matematiche
CUP	B82I14005660006
Importo dell’assegno (nel rispetto del minimo fissato dal MIUR ¹)	(lordo complessivo) 25'000,00 euro (venticinquemila/00 euro)
Disponibilità di budget e imputazione dei costi dell’assegno, inclusi gli oneri a carico del datore di lavoro	2262-2014-GR-HORIZ2020_001
Durata (mesi)	12
Rinnovabile	SI
N. posti	1
Responsabile scientifico	Prof. Roberto Giorgi
Settore/i Scientifico/i Disciplinare/i	ING-INF/05
Settore concorsuale	09/H1
Campo di ricerca ²	Computer science
Progetto di ricerca	<i>Accelerazione su architetture riconfigurabili di applicazioni di elaborazione di immagini tramite tecniche di intelligenza artificiale</i>
Acronimo progetto di ricerca	ARIMART
Sede/i dell’attività di ricerca	Siena, DIISM
Titolo del progetto (ITA)	<i>Accelerazione su architetture riconfigurabili di applicazioni di elaborazione di immagini tramite tecniche di intelligenza artificiale</i>

¹ Indicare l’importo complessivo compresi gli oneri a carico del datore di lavoro, e l’importo lordo beneficiario.

² Ai fini della pubblicazione sul portale europeo, indicare un campo tra i seguenti: Agricultural sciences; Anthropology; Architecture; Arts; Astronomy; Biological sciences; Chemistry; Communication sciences; Computer science; Criminology; Cultural studies; Demography; economics; Educational sciences; Engineering; Environmental science; Ethics in Health sciences; Ethics in natural sciences; Ethics in physical sciences; Ethics in social sciences; Geography; History; Information science; Juridical sciences; Language sciences; Literature; Mathematics; Medical sciences; Neurosciences; Pharmacological sciences; Philosophy; Physics; Political sciences; Psychological sciences; Religious Sciences; Sociology; Technology; Other



Titolo del progetto (ENG)	<i>Acceleration on reconfigurable architectures of image processing applications using artificial intelligence techniques)</i>
Descrizione del progetto/tema di ricerca	<i>L'attività consiste nella progettazione di hardware e software in grado di migliorare l'efficienza energetica complessiva della piattaforma dedicata all'esecuzione di applicazioni di elaborazione di immagini e allo stesso tempo cercando di ottenere valori confrontabili con lo stato dell'arte per l'accuratezza di riconoscimento e le prestazioni in termini di rispetto dei requisiti di elaborazione real-time.</i>
Attività affidate all'assegnista di ricerca (ITA)	<i>L'assegnista ha come obiettivo di produrre risultati scientifici di ricerca corredati da appropriati dati sperimentali avvalendosi degli strumenti di sviluppo e validazione del laboratorio di Architetture dei Calcolatori del DIISM. Per compatibilità con altre attività preesistenti le attività di ricerca si svolgeranno utilizzando board FPGA Xilinx con preferenza per la piattaforma Zynq Ultrascale+. Il sistema dovrà essere in grado di mostrare un avanzamento rispetto allo stato dell'arte con riferimento ad applicazioni per intelligenza artificiale.</i>
Attività affidate all'assegnista di ricerca (ENG)	<i>The aim of the fellow is to produce scientific research results accompanied by appropriate experimental data using the development and validation tools of the DIISM Computer Architecture laboratory. For compatibility with other pre-existing activities, the research activities will be carried out using Xilinx FPGA boards with preference for the Zynq Ultrascale+ platform. The system must be able to show an advancement compared to the state of the art with reference to artificial intelligence applications.</i>
Numero massimo di pubblicazioni valutabili	3
Requisito di accesso	<i>Laurea Magistrale/ Laurea Specialistica/Laurea vecchio ordinamento In Ingegneria Elettronica, Informatica, Telecomunicazioni o equivalente</i>
Titolo preferenziale	<i>Dottorato di ricerca o equivalente conseguito all'estero</i>
Ulteriori titoli e requisiti richiesti ³ :	<i>Esperienza di progettazione in Verilog/VHDL/HLS su piattaforme Xilinx. Capacità di programmazione in linguaggi C++ e Python. Ottima conoscenza della lingua inglese.</i>

Siena, data della firma digitale

Il Direttore del Dipartimento

Prof. Valerio Vignoli

Il Responsabile scientifico

Prof. Roberto Giorgi

³ Ad esempio (a titolo puramente indicativo): *Eventuale/i lingua/e straniera/e richiesta/e; Livello avanzato di conoscenza scritta e parlata di una o più lingue straniere; Esperienza lavorativa e/o formativa presso strutture di ricerca pubbliche e/o private; Esperienze in ambito internazionale*